Энгельсский технологический институт (филиал) федерального государственного бюджетного образовательного учреждения

высшего образования

 «Саратовский государственный технический университет имени Гагарина Ю.А.»

Кафедра «Естественные и математические науки»

**РАБОЧАЯ ПРОГРАММА**

по дисциплине

**Б.1.1.8 «Схемотехника и микропроцессорная техника»**

направления подготовки

09.03.01 "Информатика и вычислительная техника"

Профиль: "Программное обеспечение средств вычислительной техники и автоматизированных систем"

форма обучения –очная

курс – 3

семестр – 5,6

зачетных единиц – 6

всего часов – 216 (72,144)

в том числе:

лекции – 48 (16,32)

коллоквиумы – нет

лабораторные занятия – нет практические занятия – 48 самостоятельная работа – 120 (40,80)

зачет – 5 семестр экзамен – 6 семестр

РГР – нет

курсовая работа – нет

курсовой проект – нет

Энгельс 2021

1. **Цели и задачи дисциплины**

Цель преподавания дисциплины Б.1.1.8 «Схемотехника и микропроцессорная техника»: изучение студентами основных положений и современного аппарата, а также развитие навыков проектирования и наладки аппаратуры систем управления.

Задачи изучения дисциплины: освоение принципов и методов аппаратного обеспечения систем управления технологическим оборудованием, типовых решений создания аппаратуры систем управления, методов оптимизации схем и особенностей их построения для решения конкретных задач по управлению технологическим оборудованием.

# Место дисциплины в структуре ОПОП ВО

Дисциплина Б.1.1.8 «Схемотехника и микропроцессорная техника» относится к обязательной части учебного плана основной профессиональной образовательной программы подготовки бакалавров по направлению 09.03.01 «Информатика и вычислительная техника» профиль «Программное обеспечение средств вычислительной техники и автоматизированных систем».

Для изучения дисциплины необходимы компетенции, сформированные в результате изучения дисциплин «ЭВМ и периферийные устройства», «Программирование». Курс «Схемотехника и микропроцессорная техника» содержательно и методологически взаимосвязан с параллельно читаемыми курсами «Электротехника и электроника» «Проектирование человеко-машинного интерфейса».

1. **Требования к результатам освоения дисциплины**

Изучение дисциплины направлено на формирование следующей компетенции:

**ОПК-7**-Способен участвовать в настройке и наладке программно-аппаратных комплексов

**Студент должен знать: о**сновы построения и архитектур современных встраиваемых микропроцессоров (МП) и микроконтроллеров (МК); методов проектирования микропроцессорных систем (МПС); средств разработки и отладки МПС.

**Студент должен уметь: п**рименять микропроцессорные комплекты и МК различных серий при проектировании МПС, решать вопросы системотехнического и схемотехнического проектировании МПС различной конфигурации, разрабатывать программное обеспечение МПС, применять аппаратно-программные средства отладки на всех этапах жизненного цикла МПС.

**Студент должен владеть:** навыками проектирования, программирования и отладки МПС.

Перечень планируемых результатов обучения по дисциплине, соотнесенных с планируемыми результатами освоения образовательной программы

| Код и наименование компетенции(результат освоения) | Код и наименование индикатора достижения компетенции (составляющей компетенции) |
| --- | --- |
| ОПК-7. Способен участвовать в настройке и наладке программно-аппаратных комплексов | ИД-1ОПК-7Знает методику настройки и наладки программно-аппаратных комплексов. |
| ИД-2ОПК-7Умеет производить коллективную настройку и наладку программно-аппаратных комплексов |
| ИД-3ОПК-7Имеет навыки коллективной настройки и наладки программно-аппаратных комплексов |

| Код и наименование индикатора достижения компетенции | Наименование показателя оценивания(результата обучения по дисциплине) |
| --- | --- |
| ИД-1ОПК-7 Знает методику настройки и наладки программно-аппаратных комплексов. | Знает Основы построения и архитектур современных встраиваемых микропроцессоров (МП) и микроконтроллеров (МК); методов проектирования микропроцессорных систем (МПС); средств разработки и отладки МПС. |
| ИД-2ОПК-7 Умеет производить коллективную настройку и наладку программно-аппаратных комплексов | Умеет Применять микропроцессорные комплекты и МК различных серий при проектировании МПС, решать вопросы системотехнического и схемотехнического проектировании МПС различной конфигурации, разрабатывать программное обеспечение МПС, применять аппаратно-программные средства отладки на всех этапах жизненного цикла МПС. |
| ИД-3ОПК-7 Имеет навыки коллективной настройки и наладки программно-аппаратных комплексов | Владеет навыками проектирования, программирования и отладки МПС. |

# 4.Распределение трудоемкости (час.) дисциплины по темам и видам занятий

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| № мо- дуля  | № не- дели  | № темы | Наименование темы  | Часы  |
| Всего  | Лекции  | Коллоквиумы | Лабора торные  | Практические | СРС  |
| 1  | 2  | 3  | 4  | 5  | 6  | 7  |  | 8  | 9  |
| **5 семестр** |
| 1 | 1-4 | 1 | Основы цифровой техники | 23 | 4 | - | - | 4 | 15 |
| 2 | 5-8 | 2 | Цифровые устройства | 49 | 12 | - | - | 12 | 25 |
|  |  |  |  | **72** | **16** | **-** | **-** | **16** | **40** |
| **6 семестр** |
| 3 | 1-8 | 3 | Процессоры | 58 | 16 | - | - | 12 | 30 |
| 4 | 9-16 | 4 | Микропроцессоры и микропроцессорные системы | 86 | 16 | - | - | 20 | 50 |
|  |  |  |  | **144** | **32** | **-** | **-** | **32** | **80** |
| **Всего**  | **288** | **48** | **-** | **-** | **48** | **120** |

1. **Содержание лекционного курса**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| № темы | Всего часов  | № лекции  | Тема лекции. Вопросы, отрабатываемые на лекции  | Учебно- методическое обеспечение  |
| 1  | 2  | 3  | 4  | 5  |
| 1 | 2 | 1 | **Общие сведения о цифровом сигнале и цифровом устройстве. Логические основы цифровой техники.**Представление о цифровом сигнале в импульсивной и потенциальной форме, параметрах и характеристиках импульсных и цифровых сигналов; цифровом устройстве и признаках классификации цифровых устройств. Логические функции и способы из задания, логические функции одного и двух аргументов; основные тождества и законы алгебры логики; полные системы функций алгебры логики; полные и минимальные базисы. | [1-5] |
| 1 | 2 | 2 | **Синтез комбинационных цифровых устройств (КЦУ). Арифметические основы цифровой техники.** Канонические формы представления логических функций: СДНД и СКНФ. Минимизация логических функций. Способы минимизации: метод Квайна, метод Петрика, метод карт (диаграмм)Вейча, метод карт Карно. Синтез не полностью заданных логических функций и логических устройств с несколькими выходами. Построение логических устройств в различных элементных базисах, особенности цифровой схемотехники. Представление чисел в различных системах счисления и перевод чисел из одной системы счисления в другую. Формы представления чисел в цифровых устройствах. Выполнение арифметических операций. Понятие об обратном и дополнительном кодах. Умножение и деление двоичных чисел | [1-5] |
| 2 | 2 | 3 | **Шифраторы, дешифраторы, преобразователи кодов.**Шифраторы и дешифраторы, их назначение. Принцип построения схем в требуемом элементном базисе. Условные графические обозначения шифраторов и дешифраторов. Линейные и прямоугольные дешифраторы. Назначение преобразователей кодов. Два принципа построения преобразователей кодов. Преобразователь для цифровой индикации.**Мультиплексоры. Демультиплексоры.**Назначение мультиплексоров и демультиплексоров. Принцип работы. Условное графическое обозначение; мультиплексорное дерево. Мультиплексоры, как цифровые многопозиционные переключатели — коммутаторы. Демультиплексоры — селекторы распределения входного сигнала, расширители каналов. | [1-5] |
| 2 | 2 | 4 | **Компараторы.** Назначение цифрового компаратора. Таблица функционирования. Логическая схема. Условное графическое обозначение. Способы наращивания разрядности компараторов. Области применения.**Сумматоры.**Назначение сумматора, классификация. Функционирование одноразрядного сумматора. Многоразрядные двоичные сумматоры: последовательного и параллельного действия. Десятичные сумматоры.**Интегральные триггеры.**Назначение триггеров. Типы триггеров. Таблицы переходов триггеров. Разновидности триггерных схем по способу кодирования информации: статические и динамические, асинхронные и тактируемые. Классификация по функциональному назначению. Асинхронные RS — триггеры с прямыми и инверсными входами. Синхронные триггеры со статическим управлением: RS; Д; Т. | [1-5] |
| 2 | 2 | 5 | **Регистры.**Назначение регистров. Типы. Принцип построения схем. Временные диаграммы работы. Схемы однофазного и парофазного параллельного регистра; последовательного регистра и параллельно-последовательного.**Счетчики.**Назначение. Классификация. Разрядность и коэффициент пересчета счетчиков. Синхронные и асинхронные счетчики, суммирующие и вычитающие, с применяемым направлением счета (реверсивный). Декадный двоичнодесятичный счетчик.**Делители частоты импульсной последовательности**.Принцип построения. Отличие от счетчиков. Построение схем делителей с различными коэффициентами деления. Построение временных диаграмм. | [1-5] |
| 2 | 2 | 6 | **Распределители.**Распределители. Назначение. Принцип функционирования. Распределители на регистрах и счетчиках.**Программируемые логические матрицы (ПЛМ).** Структура ПЛМ. Принцип программирования. Типовые узлы цифровых устройств на ПЛМ.**Полупроводниковые запоминающие устройства (ЗУ).**Назначение и классификация запоминающих устройств. Основные характеристики. Построение ЗУ заданной емкости и разрядности. Средства и методы перепрограммирования ППЗУ. | [1-5] |
| 2 | 2 | 7 | **Аналого-цифровые (АЦП) и цифроаналоговые (ЦАП) преобразователи информации.** Назначение ЦАП и АЦП. Принцип аналогово-цифрового преобразования информации. Схемотехника аналого-цифровых преобразователей. Методы цифро-аналогового преобразования (ЦАП). Схемотехнические принципы ЦАП. | [1-5] |
| 2 | 2 | 8 | **Контроль цифровых устройств**.Причины возникновения ошибок при работе цифровых устройств. Методы обнаружения одиночных ошибок и их исправление. Контроль арифметических операций. Средства и методы выявления неисправностей узлов и элементов цифровых схем. | [1-5] |
|  | **16** |  |  |  |
|  |  |  | **6 семестр** |  |
| 3 | 4 | 1-2 | **Структура процессорного устройства.** Определение процессора, назначение. Структура процессора. Два подхода к построению процессоров: принцип схемной логики и программируемой логики. | [1-5] |
| 3 | 4 | 3-4 | **Цифровые микропрограммные автоматы (МПА).**Процессор — как микропрограммный автомат (МПА) алгоритм функционирования МПА, таблицы переходов и выходов или граф состояния; Формы задания МПА; автоматы Мили и Мура | [1-5] |
| 3 | 4 | 5-6 | **Синтез процессора с использованием схемной логики**.Методика построения процессора на примере устройства умножения двоичных чисел. Синтез операционного устройства; синтез управляющего устройства, построение графа функционирования, построение таблицы функционирования комбинационного узла, построение логической схемы. Синтез управляющего устройства. | [1-5] |
| 3 | 4 | 7-8 | **Синтез процессора с использованием принципа программируемой логики.**Принцип микропрограммного управления. Структурная схема процессора с управляющим устройством, построенным по принципу программируемой логики; составление микропрограммы для операции умножения, определение времени выполнения операции, способы повышения быстродействия. | [1-5] |
| 4 | 2 | 9 | **Микропроцессоры (МП) и микропроцессорные комплекты (МПК)**. Общие сведения о микропроцессорных. Классификация МП. Место микропроцессоров в вычислительной технике, многофункциональность МП. Структура микропроцессорной системы. Построение МП с использованием различных МПК. | [1-5] |
| 4 | 2 | 10 | **Архитектура микропроцессора МП на МПК конкретной серии**. Структура. Функционирование МП. Основные устройства, их взаимодействие. | [1-5] |
| 4 | 2 | 11 | **Синтез микрокоманд и реализация типовых функций микропроцессора.** Классификация команд МП. Формат команд и данных. Типы команд. Методы адресации. | [1-5] |
| 4 | 4 | 12-13 | **Программирование микропроцессорных систем**. Приемы программирования микропроцессора на языке кодовых комбинаций: программирование последовательных вычислительных процессов; разветвлений; циклических вычислительных процессов. Составление программ. Программирование МП на языке ассемблера. Особенности программирования. Примеры программирования. Сравнение программирования на языке ассемблера и кодовых комбинаций. | [1-5] |
| 4 | 4 | 14-15 | **Интерфейсные БИС.** Интерфейс и его функции. Логические основы организации интерфейса. Способы обмена данными между микропроцессорными и периферийными устройствами. Аппаратные средства интерфейса: буферные регистры, блоки прерывания, шинные формирователи, универсальный синхронный приемопередатчик, таймер, устройство сопряжения вычислительных машин. | [1-5] |
| 4 | 2 | 16 | **Применение МП для цифровой обработки информации и моделирования узлов аппаратуры.** Структура микро ЭВМ КМ1813ВЕ1. Назначение и состав узлов: аналогового; устройства цифровой обработки, памяти команд; управление режимом работы; Система команд и программирование. Применение микросхемы КМ1813ВЕ1 для цифрового моделирования узлов аппаратуры. | [1-5] |
|  | 32 |  |  |  |

1. **Содержание коллоквиумов**

Не предусмотрены учебным планом

1. **Перечень практических занятий**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| № темы  | Всего часов  | № занятия  | Тема практического занятия. Задания, вопросы, отрабатываемые на практическом занятии  | Учебно- методиче- скоеобес- печение  |
| **1**  | **2**  | **3**  | **4**  | **5**  |
|  |  |  | **5 семестр** |  |
| 1  | 2 | 1 | **Логические функции и способы их задания.**- преобразование логических выражений в соответствии с основными тождествами и законами алгебры логики; - изучение системы условно-графического обозначения элементов цифровой техники - работа со справочниками: изучение функционального состава, графического изображения, маркировки, основных параметров наиболее распространенных цифровых микросхем серий К155, К555 и ее аналогов в серии 74000. | [5-6] |
| 1 | 2 | 2 | **Синтез комбинационных цифровых устройств.**- минимизация логических функций методом Квайна для функции с числом аргументов > 4 и построение схемы в заданном элементном базисе; - минимизация логических функций методом диаграмм Вейча и карт Карно. Построение схем в заданном базисе; - синтез логических устройств с несколькими выходами; - синтез не полностью заданных логических функций. | [5-6] |
| 2 | 2 | 3 | **Шифраторы, дешифраторы, преобразователи кодов.**- Исследование работы комбинационных цифровых устройств: СД; ДС; Х/У - синтез кодера и декодера; - синтез преобразователей кодов. Выполняются по методике моделирования и анализа схем системы схематического моделирования Electronics Workbench на персональном компьютере. | [5-6] |
| 2 | 2 | 4 | **Компараторы.**Синтез цифрового компаратора кодов (для определения равенства трехразрядных двоичных кодов). | [5-6] |
| 2 | 2 | 5 | **Сумматоры.**- Произвести сложение четырехразрядных и восьмиразрядных двоичных чисел (по заданию). - Выбрать ИМС сумматора по справочнику. | [5-6] |
| 2 | 2 | 6 | **Интегральные триггеры.**Исследование работы интегральных триггеров.  | [5-6] |
|  |  |  | **Счетчики.**- Исследование работы суммирующих и вычитающих двоичных счетчиков - Изучение структуры и расчет кода суммирующих и вычитающих счетчиков. - Изучение способов изменения коэффициента пересчета счетчиков. | [5-6] |
| 2 | 2 | 7 | **Программируемые логические матрицы.**Синтез универсального регистра на ПЛМ | [5-6] |
| 2 | 2 | 8 | **Контроль цифровых устройств.**- формирование линейных и циклических кодов методом четности и методом порождающего полинома; обнаружение ошибок в принятой информации; - контроль арифметических операций методов свертки по модулю q, равному 3 или 7 для последовательной или параллельной формы передачи чисел. | [5-6] |
|  | **16** |  |  |  |
|  |  |  | **6 семестр** |  |
| 3 | 8 |  | **Структура процессорного устройства.**-сопоставить подходы к построению процессорного устройства и проанализировать их | [5-6] |
| 3 | 8 |  | **Синтез процессора с использованием схемной логики.**- Синтез процессора с использованием схемной логики | [5-6] |
| 4 | 4 |  | **Интерфейсные БИС.**-определение вида интерфейса; - замена устройств ввода-вывода, используя аппаратные средства для организации интерфейса. | [5-6] |
| 4 | 16 |  | **Программирование микропроцессорных систем.**-программирование на языке кодовых комбинаций линейных и циклических процессов; - программирование на языке ассемблера линейных и циклических процессов; - составление микропрограмм (по заданию) или расшифровка программы заданной в микрокомандах разрядномодульного МП. | [5-6] |
|  | **32** |  |  |  |
|  | **48** |  |  |  |

1. **Перечень лабораторных работ**

Не предусмотрены учебным планом

# 9.Задания для самостоятельной работы студентов

|  |  |  |  |
| --- | --- | --- | --- |
| № темы  | Всего часов  | Вопросы для самостоятельного изучения (задания)  | Учебно- методическое обеспечение |
| 1 | 2 | 3 | 4 |
|  |  | **5 семестр** |  |
| 1  | 7 |  Логические основы цифровой техники. | [1-5] |
| 1  | 8 | Синтез комбинационных цифровых устройств (КЦУ). Арифметические основы цифровой техники. | [1-5] |
| 2  | 4 | Шифраторы, дешифраторы, преобразователи кодов. | [1-5] |
| 2  | 4 | Компараторы. Сумматоры.Интегральные триггеры. | [1-5] |
| 2 | 4 | Регистры.Счетчики.Делители частоты импульсной последовательности. | [1-5] |
| 2 | 4 | Распределители.Программируемые логические матрицы (ПЛМ).  | [1-5] |
| 2 | 4 | Аналого-цифровые (АЦП) и цифроаналоговые (ЦАП) преобразователи информации.  | [1-5] |
| 2 | 5 | Контроль цифровых устройств. | [1-5] |
|  | **40** |  |  |
|  |  | **6 семестр** |  |
| 3 | 8 | Структура процессорного устройства.  | [1-5] |
| 3 | 8 | Цифровые микропрограммные автоматы (МПА).  | [1-5] |
| 3 | 8 | Синтез процессора с использованием схемной логики.  | [1-5] |
| 3 | 6 | Синтез процессора с использованием принципа программируемой логики.  | [1-5] |
| 4 | 8 | Микропроцессоры (МП) и микропроцессорные комплекты (МПК). | [1-5] |
| 4 | 8 | Архитектура микропроцессора МП на МПК конкретной серии.  | [1-5] |
| 4 | 8 | Синтез микрокоманд и реализация типовых функций микропроцессора.  | [1-5] |
| 4 | 8 | Программирование микропроцессорных систем. | [1-5] |
| 4 | 8 | Интерфейсные БИС.  | [1-5] |
| 4 | 10 | Применение МП для цифровой обработки информации и моделирования узлов аппаратуры.  | [1-5] |
|  | **80** |  |  |

# 10. Расчетно-графическая работа

Не предусмотрена учебным планом

1. **Курсовая работа**

Не предусмотрена учебным планом

1. **Курсовой проект**

Не предусмотрен учебным планом

# 13.Фонд оценочных средств для проведения промежуточной аттестации обучающихся по дисциплине (модулю)

В процессе освоения образовательной программы у обучающегося в ходе изучения дисциплины Б.1.1.8 «Схемотехника и микропроцессорная техника» должна быть сформирована общепрофессиональная компетенция ОПК-7.

Уровни освоения компетенции ОПК-7

|  |  |
| --- | --- |
| ИндексОПК-7 | Формулировка:Способен участвовать в настройке и наладке программно-аппаратных комплексов |

**5 семестр**

|  |  |  |  |
| --- | --- | --- | --- |
| Ступени уровней освоения компетенции | Отличительные признаки | Технологии формирования | Средства и технологии оценки |
| Пороговый(удовлетворительный) | Знает: Основы построения и архитектур современных встраиваемых микропроцессоров (МП) и микроконтроллеров (МК), но допускает ошибки и неточностиУмеет: применять микропроцессорные комплекты и МК различных серий при проектировании МПС.Владеет: навыками проектирования МПС, но с ошибками | Лекции, практические занятия, СРС | Практические работы выполнены с небольшими замечаниями, имелись затруднения при ответе на дополнительные вопросы;не вполне законченные выводы в ответе на вопросы на зачете |
| Продвинутый(хорошо) | Знает: Основы построения и архитектур современных встраиваемых микропроцессоров (МП) и микроконтроллеров (МК), но допускает погрешности в ответе на вопросы, которые способен устранить под руководством преподавателя.Умеет: применять микропроцессорные комплекты и МК различных серий при проектировании МПС, решать вопросы системотехнического и схемотехнического проектировании МПС различной конфигурации с неточностями. Владеет: навыками проектирования МПС, но с неточностями | Практические работы выполнены с небольшими замечаниями, имелись небольшие неточности при ответе на дополнительные вопросы;имеются негрубые ошибки или неточности при ответе на вопросы на зачете |
| Высокий(отлично) | Знает: в полном объеме основы построения и архитектур современных встраиваемых микропроцессоров (МП) и микроконтроллеров (МК) Умеет: безошибочно применять микропроцессорные комплекты и МК различных серий при проектировании МПС, решать вопросы системотехнического и схемотехнического проектировании МПС различной конфигурации Владеет: в полной мере навыками проектирования МПС | Практические работы выполнены без замечаний, студент свободно отвечает на дополнительные вопросы;студент умеет оперировать специальными терминами, использует в ответе дополнительный материал, иллюстрирует теоретические положения практическими примерамипри ответе на вопросы на зачете |

**6 семестр**

|  |  |  |  |
| --- | --- | --- | --- |
| Пороговый(удовлетворительный) | Знает: методы проектирования микропроцессорных систем (МПС); средств разработки и отладки МПС, но допускает ошибки и неточностиУмеет: разрабатывать программное обеспечение МПС.Владеет: навыками программирования и отладки МПС, но с ошибками | Лекции, практические занятия, СРС | Практические работы выполнены с небольшими замечаниями, имелись затруднения при ответе на дополнительные вопросы;не полные ответы на экзамене |
| Продвинутый(хорошо) | Знает: методы проектирования микропроцессорных систем (МПС); средств разработки и отладки МПС, но допускает погрешности в ответе на вопросы, которые способен устранить под руководством преподавателя.Умеет: разрабатывать с неточностями программное обеспечение МПС, применять аппаратно-программные средства отладки на всех этапах жизненного цикла МПС. Владеет: навыками программирования и отладки МПС, но с неточностями | Практические работы выполнены с небольшими замечаниями, имелись небольшие неточности при ответе на дополнительные вопросы;имеются негрубые ошибки или неточности при ответе на вопросы на экзамне |
| Высокий(отлично) | Знает: в полном объеме методы проектирования микропроцессорных систем (МПС); средств разработки и отладки МПСУмеет: безошибочно разрабатывать программное обеспечение МПС, применять аппаратно-программные средства отладки на всех этапах жизненного цикла МПС.Владеет: в полной мере навыками программирования и отладки МПС | Практические работы выполнены без замечаний, студент свободно отвечает на дополнительные вопросы;студент умеет оперировать специальными терминами, использует в ответе дополнительный материал, иллюстрирует теоретические положения практическими примерамипри ответе на вопросы на экзамене |

**Межсессионная аттестация** проводится по результатам выполненных практических работ, предусмотренных учебным планом.

**Рубежный контроль** уровня освоения учебной дисциплины обучающимися в 5 семестре определяется по критериям: зачтено, не зачтено.

К зачету студенты допускаются при наличии всех практических работ, предусмотренных рабочей программой дисциплины, выполненные надлежащего качества.

|  |  |
| --- | --- |
| Ступени уровнейосвоения компетенции | Отличительные признаки |
| 1 | 2 |
| зачтено | Знает: основы построения и архитектур современных встраиваемых микропроцессоров (МП) и микроконтроллеров (МК) Умеет: применять микропроцессорные комплекты и МК различных серий при проектировании МПС, решать вопросы системотехнического и схемотехнического проектировании МПС различной конфигурации Владеет: навыками проектирования МПС |
| не зачтено | выставляется обучающемуся, не ориентирующемуся в учебном материале данной дисциплине, не знающему основы построения и архитектур современных встраиваемых микропроцессоров (МП). Не владеющему навыками проектирования МПС |

**Вопросы для зачета (5 семестр)**

1. 1.Системы управления. Основные понятия и определения.
2. 2.Структура систем управления. Обобщенная схема управления.
3. 3.Принципы связи ЭВМ с объектом управления
4. Методы синтеза схем управления
5. Булева алгебра. Основные равносильности. Физический смысл.
6. 6.Таблица истинности. Переход от ТИ к булеву выражению.
7. 7.Карты Карно. Переход к булеву выражению.
8. 8.Методы минимизации на основе Карт Карно (пример)
9. 9.Синтез временных последовательностей.
10. 11.Построение графа переходов.
11. 10.Построение многошаговых (последовательностных) логических схем
12. Особенности RS - триггера.
13. Пример синтеза последовательностной схемы по заданному алго- ритму
14. Особенности тактируемых последовательностных схем.
15. JK - триггеры.
16. Особенности синтеза последовательностных схем различного ти- па.
17. Синтеза тактируемой схемы на примере интерфейса связи ЭВМ с объектом.
18. Общие требования к проектированию логических схем.
19. Использование мультиплексоров для построения многошаговой схемы
20. Запоминающие устройства. Классификация
21. ЗУ с произвольным доступом
22. ЗУ с последовательным доступом
23. ЗУ с поразрядной организацией
24. Использование ОЗУ для кодирования кода Грея
25. Использование ПЗУ для задания комбинации выходных сигна- лов.

**Вопросы для экзамена (6 семестр)**

1. Основные аксиомы, теоремы и тождества алгебры логики.
2. Операция сумма по модулю два и ее свойства.
3. Таблицы истинности.
4. Теоремы разложения и связанные с ними тождества.
5. Первичные термы, минтермы, макстермы и их свойства.
6. Совершенные нормальные формы представления функций.
7. Конъюнктивные и дизъюнктивные термы.
8. Минимизация переключательных функций.
9. Определение МДНФ, МКНФ и МНФ в базисах И–НЕ и ИЛИ–НЕ.
10. Диаграммы Вейча.
11. Потенциальные и импульсные сигналы и операторы переходов.
12. Основные операторные тождества.
13. Функции переходов и выхода автомата.
14. Основная модель синхронного автомата.
15. Функции переходов и выхода автомата.
16. Переходные процессы в синхронном автомате.
17. Асинхронные потенциальные триггеры типа R–S, их синтез и анализ.
18. Синхронные триггеры.
19. Синхронные триггеры типов D, D/R, D/R–S.
20. Синхронные триггеры типов J–K и T.
21. Триггеры Шмита.
22. Мультивибраторы.
23. Драйверы и приемопередатчики с открытым коллекторным выходом и тремя со-стояниями выхода.
24. Применения ЛЭ с открытым коллекторным выходом.
25. ЛЭ с тремя состояниями выхода.
26. Реализация функции “Монтажное ИЛИ”.
27. Буферные регистры с тремя состояниями выхода.
28. Применения буферных регистров в микропроцессорных системах.
29. Назначение дешифраторов и демультиплексоров и их каскадирование.
30. Мультиплексоры и мультиплексоры–демультиплексоры.
31. Мультиплексоры со стробированием и тремя состояниями выхода.
32. Каскадирование мультиплексоров.
33. Применения мультиплексоров–демультиплексоров.
34. Сумматоры с последовательным и параллельным переносом.
35. Полусумматоры.
36. Каскадирование сумматоров.
37. Приоритетные шифраторы.
38. Применения схем приоритетных шифраторов.
39. Цифровые компараторы и схемы сравнения чисел.
40. Сдвигающие регистры.
41. Классификация сдвигающих регистров.
42. Каскадирование сдвигающих регистров.
43. Применения сдвигающих регистров.
44. Реверсивные сдвигающие регистры.
45. Каскадирование реверсивных сдвигающих регистров.
46. Применения реверсивных сдвигающих регистров.
47. Двоичные и двоично-десятичные счетчики.
48. Асинхронные импульсные счетчики.
49. Синхронные счетчики.
50. Каскадирование счетчиков с организацией последовательного и параллельного переносов.
51. Реверсивные двоичные и двоично-десятичные счетчики.
52. Реверсивные счетчики.
53. Каскадирование счетчиков с организацией последовательного и параллельного переносов.
54. Цифро-аналоговые преобразователи, структура, параметры.
55. Резистивная матрица R–2R.
56. Аналого-цифровые преобразователи. Классификация.
57. Проектирование делителей частоты с переключаемым коэффициентом деления.
58. Цифровые синтезаторы частот.
59. Базовые концепции микропроцессорной техники.
60. Классификация и структура микроконтроллеров.
61. Процессорное ядро микроконтроллера.
62. Порты ввода/вывода.
63. Таймеры и процессоры событий.

**14. Образовательные технологии**

Для успешного освоения дисциплины в ходе изложения материала ис- пользуются лекции на основе мультимедийных презентаций. При изложении материала лектор обсуждает проблемные вопросы, направленные на практическую и самостоятельную деятельность студента.

Для развития самостоятельной активности в изучении материала студентам предлагается использование интернет-ресурсов (электронных каталогов, специализированных порталов и сайтов), подготовка к участию в дискуссиях по предлагаемым темам курса. По всем практическим и самостоятельным работам студентам предлагается индивидуальное задание.

При решении задач по программированию студенты делятся на пары. Члены каждой микрогруппы придумывают тесты для проверки задачи коллеги, а также проверяют решения друг друга.

# 15.ПЕРЕЧЕНЬ УЧЕБНО-МЕТОДИЧЕСКОГО ОБЕСПЕЧЕНИЯ

1. Новиков, Ю. В. Введение в цифровую схемотехнику : учебное пособие / Ю. В. Новиков. — 3-е изд. — Москва, Саратов : Интернет-Университет Информационных Технологий (ИНТУИТ), Ай Пи Ар Медиа, 2020. — 392 c. — ISBN 978-5-4497-0314-9. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: https://www.iprbookshop.ru/89431.html (дата обращения: 14.01.2022). — Режим доступа: для авторизир. Пользователей
2. Новиков, Ю. В. Основы микропроцессорной техники : учебное пособие / Ю. В. Новиков, П. К. Скоробогатов. — 3-е изд. — Москва : Интернет-Университет Информационных Технологий (ИНТУИТ), Ай Пи Ар Медиа, 2020. — 405 c. — ISBN 978-5-4497-0677-5. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: https://www.iprbookshop.ru/97564.html (дата обращения: 14.01.2022). — Режим доступа: для авторизир. Пользователей
3. Афонин, В. Л. Интеллектуальные робототехнические системы : учебное пособие / В. Л. Афонин, В. А. Макушкин. — 3-е изд. — Москва : Интернет-Университет Информационных Технологий (ИНТУИТ), Ай Пи Ар Медиа, 2020. — 221 c. — ISBN 978-5-4497-0659-1. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: https://www.iprbookshop.ru/97545.html (дата обращения: 14.01.2022). — Режим доступа: для авторизир. Пользователей
4. Митрошин, В. Н. Схемотехника цифровых устройств : учебное пособие / В. Н. Митрошин, А. Г. Мандра, Г. Н. Рогачев. — 3-е изд. — Самара : Самарский государственный технический университет, ЭБС АСВ, 2019. — 118 c. — ISBN 978-5-7964-2166-6. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: https://www.iprbookshop.ru/111423.html (дата обращения: 14.01.2022). — Режим доступа: для авторизир. Пользователей
5. Пугачев, А. И. Схемотехника высокопроизводительных систем : лабораторный практикум / А. И. Пугачев, С. А. Федосов. — Самара : Самарский государственный технический университет, ЭБС АСВ, 2021. — 68 c. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: https://www.iprbookshop.ru/111778.html (дата обращения: 14.01.2022). — Режим доступа: для авторизир. Пользователей
6. Постников, А. И. Схемотехника ЭВМ : учебное пособие / А. И. Постников, В. И. Иванов, О. В. Непомнящий. — Красноярск : Сибирский федеральный университет, 2018. — 284 c. — ISBN 978-5-7638-3701-8. — Текст : электронный // Электронно-библиотечная система IPR BOOKS : [сайт]. — URL: https://www.iprbookshop.ru/84144.html (дата обращения: 14.01.2022). — Режим доступа: для авторизир. пользователей

# Периодические издания

1. Вестник Российского нового университета. Серия Управление, вычис- лительная техника и информатика – Режим доступа: <http://www.iprbookshop.ru/26390.html>
2. **Материально-техническое обеспечение дисциплины.**

**Для проведения занятий лекционного типа, групповых и индивидуальных консультаций, текущего контроля и промежуточной аттестации используется учебная аудитория, у**комплектованная специализированной мебелью и техническими средствами обучения: 20 столов, 40 стульев; рабочее место преподавателя; мультимедийная доска; проектор BENQ 631, системный блок (Atom2550/4Гб/500, клавиатура, мышь), подключенный в сеть с выходом в Интернет и доступом в информационно-образовательную среду ЭТИ (филиал) СГТУ имени Гагарина Ю.А., учебно-наглядные пособия, обеспечивающие тематические иллюстрации по рабочей программе дисциплины

Программное обеспечение: MicrosoftWindows 7, MicrosoftOffice 2010 (Word, Excel, PowerPoint), GoogleChrome, ПО для мультимедийной доски.

**Для проведения практических занятий, используется учебная аудитория, у**комплектованная специализированной мебелью и техническими средствами обучения: 12 столов, 12 стульев; рабочее место преподавателя; маркерная доска, 12 компьютеров (I 3/ 8 Гб/ 500), мониторы 22' LG, клавиатура, мышь). Компьютеры объединены в локальную сеть с выходом в Интернет и доступом в информационно-образовательную среду ЭТИ (филиал) СГТУ имени Гагарина Ю.А., учебно-наглядные пособия, обеспечивающие тематические иллюстрации по рабочей программе дисциплины.

Программноеобеспечение: Microsoft Windows10, Microsoft Office 2010 (Word, Excel, PowerPoint), VisualStudio; VScode, GoogleChrome.

|  |  |  |
| --- | --- | --- |
| Рабочую программу составилдоцент кафедры ЕМН |  |  /Старухин П.Ю./ |

**17. Дополнения и изменения в рабочей программе**

Рабочая программа пересмотрена на заседании кафедры

«\_\_\_\_»\_\_\_\_\_\_\_\_\_ 20 \_\_\_ года, протокол № \_\_\_\_\_\_\_\_\_

Зав. кафедрой \_\_\_\_\_\_\_\_\_\_\_\_\_\_\_/\_\_\_\_\_\_\_\_\_\_\_\_\_/

Внесенные изменения утверждены на заседании УМКС/УМКН

«\_\_\_\_\_»\_\_\_\_\_\_\_\_\_ 20 \_\_ года, протокол № \_\_\_\_

Председатель УМКС/УМКН \_\_\_\_\_\_\_\_/\_\_\_\_\_\_\_\_\_\_\_\_\_\_/